

PCT/JP 2004/016365

日 本 国 特 許 庁
JAPAN PATENT OFFICE

28.10.2004

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 1 0 月 2 9 日
Date of Application:

出 願 番 号 特 願 2 0 0 3 - 3 6 9 5 5 4
Application Number:
[ST. 10/C]: [J P 2 0 0 3 - 3 6 9 5 5 4]

REC'D 16 DEC 2004
WIPO PCT

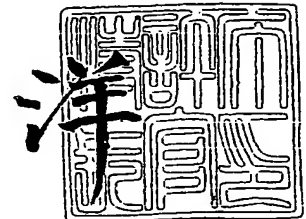
出 願 人 松下電器産業株式会社
Applicant(s):

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2 0 0 4 年 1 2 月 2 日

特許庁長官
Commissioner,
Japan Patent Office

小 川



出証番号 出証特 2 0 0 4 - 3 1 0 9 8 8 4

【書類名】 特許願
【整理番号】 2056152111
【提出日】 平成15年10月29日
【あて先】 特許庁長官 殿
【国際特許分類】 G11C 7/00
【発明者】
 【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内
 【氏名】 大塚 健
【特許出願人】
 【識別番号】 000005821
 【氏名又は名称】 松下電器産業株式会社
【代理人】
 【識別番号】 100090446
 【弁理士】
 【氏名又は名称】 中島 司朗
【手数料の表示】
 【予納台帳番号】 014823
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1
 【包括委任状番号】 9003742

【書類名】 特許請求の範囲**【請求項 1】**

ホスト装置が発するコマンドに従って、ホスト装置から送信される複数データをメモリカードに書き込むドライブ装置であって、

ホスト装置から発せられた複数コマンドを受信する受信手段と、

ホスト装置から発せられた複数コマンドのうち、1つのコマンドの書込終了アドレスが、後続するコマンドの書込開始アドレスと連続している場合、それらのコマンドによるメモリカードに対するデータ書き込みを一回のプロセスで実行する書込手段と

を備えることを特徴とするドライブ装置。

【請求項 2】

前記プロセスは、ホスト装置から送信された複数データをメモリカードに順次書き込む処理を、停止指示がなされるまで繰り返すものであり、

前記ドライブ装置は、ホスト装置が発する各コマンドの書込開始アドレス及び書き込みセクタ数を解読する解析手段と、

1つのコマンドによる書き込みセクタ数を s 、後続するコマンドによる書き込みセクタ数を t とした場合、書込済みセクタ数が $s+t$ に達した時点で停止指示を行う指示手段と

を備えることを特徴とする請求項 1 記載のドライブ装置。

【請求項 3】

前記プロセスは、

1つのコマンドから書込開始アドレス A 及び書き込みセクタ数 s を前記解析手段が解読した場合に起動されて、書込開始アドレス A からのデータ書き込みを開始するものであり、

前記解析手段は、

書込済みセクタ数が、 s に達するまでに後続するコマンドを解析し、

前記指示手段は、

後続コマンドの書込開始アドレス B が、先のコマンドの書込終了アドレス $A+s$ と連続している場合、書込済みセクタ数が $s+t$ に達した時点で停止指示を行う

ことを特徴とする請求項 2 記載のドライブ装置。

【請求項 4】

前記解析手段は、後続するコマンドに禁止フラグが付加されているか否かを判定し、

前記指示手段は、

後続するコマンドに禁止フラグが付加されている場合、書込済みセクタ数が、 s に達した時点でプロセスの停止指示を行い、

前記指示手段が $s+t$ に達した時点でプロセスの停止指示を行うのは、後続コマンドの書込開始アドレス B が、先のコマンドの書込終了アドレス $A+s$ と連続しており、尚且つ後続するコマンドに禁止フラグが付加されていない場合である

ことを特徴とする請求項 2 又は 3 記載のドライブ装置。

【請求項 5】

前記解析手段は、前記1つのコマンドに禁止フラグが付加されているか否かを判定し、

前記指示手段は、

前記禁止フラグが付加されている場合、書込済みセクタ数が、 s に達した時点でプロセスの停止指示を行い、

前記指示手段が $s+t$ に達した時点でプロセスの停止指示を行うのは、後続コマンドの書込開始アドレス B が、前記コマンドの書込終了アドレス $A+s$ と連続しており、尚且つ前記コマンドに禁止フラグが付加されていない場合である

ことを特徴とする請求項 2 又は 3 記載のドライブ装置。

【請求項 6】

ホスト装置から送信されるコマンドには待機フラグが付加されたものがあり、

待機フラグが付加されたコマンドがホスト装置から送信され、後続するコマンドが未受信である場合、前記解析手段及び指示手段は、後続するコマンドの受信待ちを行う

ことを特徴とする請求項 2～4 の何れかに記載のドライブ装置。

【請求項 7】

前記ホスト装置は、タグが付された状態のコマンドを順次ドライブ装置に送信し、当該コマンドの順位は、このタグに示されることを特徴とする請求項 1～6 の何れかに記載のドライブ装置。

【請求項 8】

前記ドライブ装置は、ホスト装置により送信された複数コマンドを格納する格納手段と、格納手段における複数コマンドを、書込開始アドレスの順に並べ替える並替手段とを備え、

前記解析手段は、この並替手段により並べ替えられた順位で解析を行うことを特徴とする請求項 3～5 の何れかに記載のドライブ装置。

【請求項 9】

ホスト装置が発するコマンドに従って、ホスト装置から送信される複数データをメモリカードに書き込む処理をコンピュータに実行させるプログラムであって、ホスト装置から発せられた複数コマンドを受信するステップと、ホスト装置から発せられた複数コマンドのうち、1つのコマンドの書込終了アドレスが、後続するコマンドの書込開始アドレスと連続している場合、それらのコマンドによるメモリカードに対するデータ書き込みを一回のプロセスで実行する書込ステップとをコンピュータに行わせることを特徴とするプログラム。

【請求項 10】

前記プロセスは、ホスト装置から送信された複数データをメモリカードに順次書き込む処理を、停止指示がなされるまで繰り返すものであり、前記プログラムは、ホスト装置が発する各コマンドの書込開始アドレス及び書き込みセクタ数を解読する解析ステップと、1つのコマンドによる書き込みセクタ数を s 、後続するコマンドによる書き込みセクタ数を t とした場合、書込済みセクタ数が $s+t$ に達した時点で停止指示を行う指示ステップとを備えることを特徴とする請求項 9 記載のプログラム。

【請求項 11】

前記プロセスは、1つのコマンドから書込開始アドレス A 及び書き込みセクタ数 s を前記解析ステップが解読した場合に起動されて、書込開始アドレス A からのデータ書き込みを開始するものであり、前記解析ステップは、書込済みセクタ数が s に達するまでに後続するコマンドを解析し、前記指示ステップは、後続コマンドの書込開始アドレス B が、先のコマンドの書込終了アドレス $A+s$ と連続している場合、書込済みセクタ数が $s+t$ に達した時点で停止指示を行うことを特徴とする請求項 10 記載のプログラム。

【書類名】明細書

【発明の名称】ドライブ装置、プログラム

【技術分野】

【0001】

本発明は、不揮発メモリを内蔵したメモリカードについてのドライブ装置に関し、特にメモリカードに動画像データ等を書き込む場合の改良に関する。

【背景技術】

【0002】

現在、メモリカードのドライブ装置は、民生機器の分野のみならず、プロフェッショナル用途の映像機器の分野でも注目されつつある。取材撮影時の映像記録にSDメモリカード(以下SDカードと略記する)を用いるシステム構成例について説明する。SDカードを用いた従来の撮影システムは、ホスト装置、ドライブ装置から構成される。SDカードは、PCMCIAカードの形態を有したアダプタを介してドライブ装置と接続される。

【0003】

PCMCIAカードを介してSDカードはドライブ装置と接続されているので、ホスト装置はPCMCIAカードに対するアクセスと同一手順をもってSDカードをアクセスすることができる。このアダプタは、SDカードを複数接続することもでき、ホスト装置は、接続された複数のSDカードを1枚のPCMCIAカードと同一視することもできる。

PCMCIAカードのインターフェイスをもったビデオカメラ、パソコンがホスト装置であれば、SDカードに映像を記録することができ、映像用記録媒体としてのSDカードの活躍の場が増える。

【0004】

尚、メモリカードを連装することにより、メモリカードのアレイを形成し、映像記録という用途に供する技術に関しては、以下の特許文献1に記載された文献が知られている。

【特許文献1】特開2002-189992号

【発明の開示】

【発明が解決しようとする課題】

【0005】

ところで従来の撮影システムは、PCMCIAカードを介してSDカードと接続しているため、ホスト装置によるSDカードからの読み出し及びSDカードへの書き込みは、ATAコマンドに指示される。1回のATAコマンドで書き込めるデータ長は128Kバイトに過ぎないため、数ギガバイト、数百メガバイトものサイズをもった動画データをSDカードに書き込もうとすると、何百、何千個ものATAコマンドをホスト装置はドライブ装置に発行せねばならない。膨大な数のATAコマンドがドライブ装置に発行されるとなると、SDカードへの書き込み時におけるオーバーヘッドの悪影響が顕著化してしまうという問題がある。

【0006】

このオーバーヘッドは、論理アドレス-物理アドレスの対応を変更するための変更処理(i)、SDカードに書き込まれたデータのベリファイ処理(ii)を原因とする。1つのATAコマンドで書き込めるデータ長が小さいのに対し、このATAコマンドで書き込める書込時間には、オーバーヘッドが存在するため、「書き込みデータ長/書き込み時間」の計算で算出される転送レートは、相対的に低いものになってしまう。連装によりSDカードをアレイ化し、複数SDカードに対するデータ書き込みを並列化しようとする場合、各SDカードに一度に書き込めるデータ長は、連装数が2枚なら1/2、連装数が4枚なら1/4になる。このようにSDカードのアレイ化にあたっては、一度のコマンドによる書き込みで書き込めるデータ長は更に小さくなるので、オーバーヘッドがもたらす転送レートへの影響は更に大きくなる。

【0007】

本発明の目的は、ホスト装置からの書き込み指示が、データ長の短い書込コマンドで行われる場合でも、転送レートの低下を防ぐことができるドライブ装置を提供することである。

【課題を解決するための手段】**【0008】**

上記課題を解決するため、本発明に係るドライブ装置は、ホスト装置が発するコマンドに従って、ホスト装置から送信される複数データをメモ리카ードに書き込むドライブ装置であって、ホスト装置から発せられた複数コマンドを受信する受信手段と、ホスト装置から発せられた複数コマンドのうち、1つのコマンドの書込終了アドレスが、後続するコマンドの書込開始アドレスと連続している場合、それらのコマンドによるメモ리카ードに対するデータ書き込みを一回のプロセスで実行する書込手段とを備えることを特徴としている。

【発明の効果】**【0009】**

上述したドライブ装置は、複数コマンドによるメモ리카ードへの書き込みを一回のプロセスで実行するので、コマンドが複数であってもオーバーヘッドの発生回数は一回になる。そのため、オーバーヘッド発生による書き込み処理の遅延化を防止することができる。

転送レートの算出式(書き込まれるデータ長/書き込みに要する時間)で考えると、分子の「書き込まれるデータ長」は、複数コマンドによる書き込みデータ長の総和となる。一方、分母の「書き込みに要する時間」は、複数コマンドによる書き込み時間の総和となるが、オーバーヘッドは個々のコマンドの書き込み時間に存在せず、複数コマンドについて一回存在することになり、分母の「書き込みに要する時間」は総じて短くなる。分母の「書き込みに要する時間」が短くなるため、算出式から得られる転送レートは総じて高くなり、動画データ等の記録に求められる機器スペックを満たすことができる。

【0010】

ここでプロセスとは、ホスト装置から送信された複数データをメモ리카ードに順次書き込む処理を、停止指示がなされるまで繰り返すものであり、

ドライブ装置は、ホスト装置が発する各コマンドの書込開始アドレス及び書き込みセクタ数を解読する解析手段と、1つのコマンドによる書き込みセクタ数を s 、後続するコマンドによる書き込みセクタ数を t とした場合、書込済みセクタ数が $s+t$ に達した時点で停止指示を行う指示手段とを備えている。

【0011】

メモ리카ードに対する書き込みプロセスの終了要件は、ドライブ装置からの停止指示であるので、かかる停止指示のタイミングを、遅らせることにより、複数コマンドによる書き込みを1つのプロセスで実現することができる。

ここでプロセスとは、1つのコマンドから書込開始アドレス A 及び書き込みセクタ数 s を前記解析手段が解読した場合に起動されて、書込開始アドレス A からのデータ書き込みを開始するものであり、

前記解析手段は、書込済みセクタ数が、 s に達するまでに後続するコマンドを解析し、

前記指示手段は、後続コマンドの書込開始アドレス B が、先のコマンドの書込終了アドレス $A+s$ と連続している場合、書込済みセクタ数が $s+t$ に達した時点で停止指示を行うものである。

【0012】

あるコマンドにて書き込むべきデータの転送終了を待たずに、次のコマンドに対する解析が行われる。ホスト装置から発行されたコマンドを解析するための時間が、上述した算出式の分母における「書き込みに要する時間」に影響しないので、書込データ長が短いコマンドが多数ホスト装置から発行された場合でも、それらコマンドに対する解析時間で転送レートが低下することはない。

【発明を実施するための最良の形態】**【0013】**

以降、本発明に係るドライブ装置の実施形態について説明する。先ず始めに、本発明に係るドライブ装置の実施行為のうち、使用行為についての形態を説明する。図1は、本発

明に係るドライブ装置の、使用行為についての形態を示す図である。図1において、本発明に係るドライブ装置は、SDカード1、ホスト装置2、PCMCIAカード3により形成される撮影システムにおいて、撮影映像をSDカード1に記録するという用途に供される。撮影機器の用途では、デジタルビデオテープ(DV)並みの映像品質、音声品質が要求される。かかる品質の実現には、4Mbpsの帯域が確保されねばならず、本撮影システムには、かかる帯域確保のための改良が加えられている。以降、このシステムを構成する各機器について説明する。

【0014】

SDカード1a,b,c,dは、制御部、不揮発メモリ、内部メモリを備え、ドライブ装置から発行されるコマンド(SDコマンド)に従い、ドライブ装置から送信されてくるデータを内部メモリに蓄積した上で不揮発メモリに書き込む。不揮発メモリの記録領域は、記録ブロックから構成される。不揮発メモリへの書き込みにあたって、SDカード1a,b,c,dは書込先を示された記録ブロックにダイレクトにデータを書き込むのではなく、ホスト装置2から伝送されてきたデータを一旦空きの記録ブロックに書き込んでゆく。ドライブ装置からSTOP命令が発行されれば、データが書込済みの記録ブロックに論理アドレスを割り当てるよう、論理アドレス—物理アドレスの対応関係を変更する。この変更は、不揮発メモリにおける論理アドレス—物理アドレスの対応関係を示す相関表を書き換えることでなされる。かかる相関表の更新を行い、書込済みデータのベリファイを行って、ベリファイ結果を示すStatus情報をドライブ装置に送信する。このStatus情報は書込エラーの有無を示すものである。ドライブ装置4からのコマンド受信から、このStatus情報の送信までの一連の過程をプロセスという。かかるプロセスでは、一回のプロセスにつき相関表の更新やデータ書き込みのベリファイが必ず発生するため、プロセスの数が多ければ多いほど、オーバーヘッドの悪影響が顕著化する。本メモ리카ードの記録最大容量は512Mバイトであり、最大記録レートは10Mbpsである。

【0015】

ホスト装置2は、ビデオカメラ、パソコン等の機器であり、ドライブ装置に対してATAコマンドを発行することによりSDカードに対する読み書きを行う。ホスト装置2は、ドライブ装置4に連装されたSDカードを1つの仮想ドライブとして認識し、書込先たるセクタの論理アドレスと、書き込むべきセクタ数とを定めてATAコマンドを発行する。ここでいう“セクタ”とは、SDカード1上の記録ブロックと1対1に対応している。ATAコマンドは本来ディスク媒体を対象としたコマンドであるため、ホスト装置2は書込先等を“セクタ”を用いて表現している。

【0016】

PCMCIAカード3は、SDカード1a,b,c,dを連装するためのアダプタである。

ドライブ装置4は、ホスト装置2から発行されたATAコマンドに従い、PCMCIAカード3を介して接続されたSDカード1a,b,c,dに対するデータ書込を実行する。このデータ書込は、SDコマンドをSDカード1a,b,c,dに発行し、以降ホスト装置2から順次送信されるデータをSDカード1a,b,c,dに転送することでなされる。ATAコマンドにて書き込むべきデータが全て転送されれば、PCIターゲット部5はSDカード1に対しSTOP命令を発行する。このSTOP命令の発行後、SDカード1からStatus情報を受信し、ホスト装置2に対して書込終了を示す割込信号を送信して1つのプロセスを終結させる。図2は、ホスト装置2、ドライブ装置4、SDカード1間の通信シーケンスを示す図である。本図に示すようにi番目のATAコマンドがホスト装置2から送信されれば、コマンド解析az1を行って、SDコマンド[i]をSDカード1に発行する。このATAコマンド[i]が4つのデータを書き込むべきものなら、ドライブ装置4はホスト装置2から送信されたデータB[i]をSDカード1に転送する。ATAコマンド[i]で書き込むべきデータの送信が済めば、SDカード1による書き込みを終結させるべくStop命令[i]を送信する。このStop命令[i]によりSDカード1は相関表更新rnlを行い、ベリファイvy1を行ってStatus情報[i]をホスト装置2に返す。Status情報が返されれば、割込信号[i]をホスト装置2に返す。以上がi番目のATAコマンドに対する処理である。i+1番目のATAコマンドがホスト装置2から送信されてくる場合も、同様の処理を繰り返す。

返す。ホスト装置2がATAコマンドを発行してから割込信号を受け取るまでの期間Timelを用いて、ATAコマンドで書き込まれるべき総データサイズSizelを割った値(Sizel/Timel)が転送レートになる。一回のATAコマンドで書き込みうる総データサイズが128Kバイトを越えられないのに対し、Timelは、相関表更新やベリファイの時間が加味されて長くなっているため、転送レートは総じて低くなっている。

【0017】

以上がドライブ装置4が使用されるシステムの形態である。続いてドライブ装置4の生産行為の形態について説明する。ドライブ装置4は、図3の内部構成に基づき、工業的に生産することができる。図3は、ドライブ装置4の内部構成を示す図である。図3に示すように、ドライブ装置4は、PCIターゲット部5、PCIマスタ部7、カード制御部8a,b,c,d、コマンドメモリ9、データメモリ10、コマンド解析部11から構成される。カード制御部8a,b,c,dは、ドライブ装置に連装される複数のSDカード1a,b,c,dのそれぞれについて設けられる。これらSDカード1a,b,c,dに対するデータ書き込みは、ストライピングにてなされる。ストライピングとは、書き込むべきデータを記録ブロック単位に分割して複数のSDカードに並列に書き込むことである。図3におけるデータメモリ10の内部は、書き込むべきデータがストライピングされる過程を、はめ込んで描いている。連装されているSDカードは4枚なので、書き込むべきデータは4分割される。図3におけるストライピングでは、書き込むべきデータ(dataX)のうち、1つ目の分割部分を1番目のSDカードに書き込み(wt1)、2つ目の分割部分を2番目のSDカードに(wt2)、3つ目の分割部分を3番目のSDカードに(wt3)、4つ目の分割部分を4番目のSDカードに(wt4)書き込んでいる。かかるストライピングにより、SDカード1a,b,c,dは1つの仮想ドライブを構成することになる。かかるストライピングでは、書き込むべきセクタ数が分割数以上であれば(つまり分割数が4なら4ブロック以上)、書き込み効率は高くなり、3以下であれば書込効率は低下することになる。

【0018】

4枚のSDカードを想定した場合の内部では説明が煩雑になるので簡略化を期するべく、以降の説明には図4の内部構成図を引用するものとする。図3と比較すると、図4ではSDカード1a,b,c,dがSDカード1になっており、カード制御部8a,b,c,dは、カード制御部8になっている。以下、図4に示される構成要素(PCIターゲット部5、PCIマスタ部7、カード制御部8、コマンドメモリ9、データメモリ10、コマンド解析部11)について説明する。

【0019】

PCIターゲット部5は、ホスト装置2が主体となった転送を実行する。かかる転送は、ホスト装置2からのコマンドが書込コマンドである場合になされる。書込コマンドにより指定されたデータ転送が終われば、PCIターゲット部5は、ホスト装置2に割込信号をアサートする。この割込信号のアサートによりホスト装置2は、書込コマンドに対応したStatus情報をドライブ装置4から読み取る。

【0020】

PCIマスタ部7は、ドライブ装置4が主体となった転送を実行する。このデータ転送にあたってPCIマスタ部7は、バスマスタとなるための要求を発行し(REQ)、ホスト側がバスマスタ要求を許可(GNT)すれば、データ転送をおこなう。

カード制御部8は、SDカード1に対する読み書き制御を実行するものであり、SDカード1に対するSDコマンド発行、SDカード1へのデータ転送、SDカード1に対しSTOP命令の発行を、ホスト装置2によるコマンド解析結果に従って行う。

【0021】

コマンドメモリ9は、ホスト装置2から送信されたATAコマンドを待ち行列にして格納しておく。ホスト装置2から送信されるATAコマンドが通常のATAコマンドと異なるのは、ATAコマンドにTagが付されている点である。このTagは、個々のATAコマンドが何番目のものであるかを明示するものであり、かかるTagが付されたまま、コマンドメモリ9はATAコマンドを格納しておくので、コマンド解析部11はホスト装置2が発行した順序に従って

、コマンドメモリ 9 内の ATA コマンドを解析することができる。

【0022】

データメモリ 10 は、SD カード 1 に書き込むべきデータ、及び、SD カード 1 から読み出されたデータを一旦格納しておくための内部メモリである。

コマンド解析部 11 は、ホスト装置 2 により発行されたコマンドを受け付けて、このコマンドの解析を行い、この解析結果に従った書き込みを行わせるよう PCI ターゲット部 5 を制御する。図 5 は、ホスト装置 2 から複数のコマンドが発行された場合、コマンド解析部 11 による処理がどのように行われるかを示すタイミングチャートである。本図の第 1 段目は、ホスト装置 2 と SD カード 1 との間の伝送路における伝送内容を示す。A[x] は x 番目のコマンド、Tag[x] は x 番目のコマンドの連番 x を示すタグ、B[x] は x 番目のコマンドにより転送されるデータ、c[x] は x 番目コマンドの発行元に返される Status 情報を示す。第 2、第 3 段目は、コマンド解析部 11 による「x 番目コマンドの受け付け」コマンド解析部 11 による「コマンド解析」「データ転送」「割込発生」「終了」という一連の処理手順を示す。第 2 段目は、 $x=1$ としており、第 3 段目は $x=2$ としている。

【0023】

「x 番目コマンドの受け付け」とは、Tag[x] が付された x 番目のコマンドを受け付けて、x 番目のプロセスを宣言する処理である。「コマンド処理[x]」とは、Tag[x] が付されたコマンドを解析して、このコマンドの開始アドレス A と、セクタ数 s とを解読することである。

「x 番目プロセスのデータ転送」とは、コマンド解析部 11 からドライブ装置 4 の解析に順次転送されてくるデータ B[x] を SD カード 1 側に送り出すことである。このデータ転送は、転送済みのセクタ数が予定数 u に達するまで継続する。この予定数 u は、初期値としてコマンド解析から得られたセクタ数 s が設定される。以上が第 2 段目におけるコマンド解析部 11 の処理である。続いて第 3 段目に着目すると、本図において $x+1$ 番目のコマンドに対する解析は、x 番目のプロセスについてのデータ転送終了を待たずになされることがわかる。これは、x 番目による書き込みと、 $x+1$ 番目による書き込みとを一回のプロセスで実行するためである。1 つのプロセスへの統合にあたって、コマンド解析部 11 は $x+1$ 番目のコマンドからアドレス B、セクタ数 t を解析するだけでなく、先の x 番目のコマンドの書込先 A に u を足したアドレス $A+u+1$ が、 $x+1$ 番目のコマンドの書込先 B に一致するかどうかの判定を行っている。本図は、この連続性が存在しない場合を示している。この場合、x 番目のコマンドで書き込むべきデータを転送した後、SD カード 1 から Status 情報を取得して割込信号をホスト装置 2 に返す。

【0024】

一方図 6 は、連続性が存在する場合を示している。この場合、x 番目のコマンドで書き込むべきデータを転送しても、割込信号をホスト装置 2 に返さず、予定数 u にセクタ数 t を加えて更新した上で、ホスト装置 2 から送信されてくるデータ ($x+1$ 番目のコマンドで書き込むべきデータ) を SD カード 1 に転送してゆく。転送済みセクタ数が予定数 $u(=s+t)$ に達した時点で Status 情報を SD カード 1 から受け取り、割込信号をホスト装置 2 に返す。

【0025】

あるコマンドの書込先が次のコマンドの書込先と連続している場合には、Stop 命令を SD カード 1 に発行せず、次のコマンドにて書き込むべきデータ転送を継続させるので、SD カード 1 による相関表更新及びペリファイは、複数コマンドにつき一回となる。相関表更新及びペリファイの発生回数が減るため、転送レートの向上を図ることができる。

コマンド解析部 11 は、図 7 のフローチャートに示される処理手順をコンピュータ読み取り言語で記述して、汎用のコンピュータに実行させることで実現される。以降、図 7 のフローチャートを参照しながら、コマンド解析部 11 の処理手順について説明する。

【0026】

本フローチャートにおいてコマンド解析部 11 は、コマンドメモリ 9 に ATA コマンドが蓄積されるのを待機しており、蓄積されれば(ステップ S1 で Yes)、ATA コマンドのうち、Tag の ID が一番早いものをコマンド i に設定して(ステップ S2)、コマンド i から開始アド

レスA及びセクタ数sを解読し(ステップS3)、予定数uをセクタ数sに設定した上で(ステップS4)、プロセスを起動する。開始アドレスAからの書き込みを実行し(ステップS5)、ステップS6～ステップS8からなるループ処理に移行する。このループ処理は、ドライブ装置4内のデータメモリ10に順次蓄積されるデータをSDカード1に転送する(ステップS6)という処理を、ステップS7～ステップS8がYesになるまで繰り返すものである。

【0027】

転送済みセクタ数が予定数uに達した場合(ステップS7でYes)、Stop命令をSDカード1に発行させてステップS1に移行する。コマンドメモリ9に他のATAコマンドが蓄積された場合(ステップS8でYes)、TagのIDが最も早いATAコマンドをコマンドjに設定し(ステップS10)、コマンドjの開始アドレスB及びセクタ数tを解読して(ステップS11)、コマンドiとコマンドjとの連続性を判定する。この判定は、コマンドiの書込先Aにu+1を加算したアドレスが、コマンドjの書込先Bに合致するかを判定することでなされる(ステップS12)。もし連続性があれば、予定数uにコマンドjのセクタ数tを加算して(ステップS13)、ステップS6に移行する。もし連続性がなければコマンドjをコマンドiに設定し、t, Bをs, Aに設定した上でステップS6に移行する。

【0028】

図8は、図2と同様の表記で、ホスト装置2—ドライブ装置4—SDカード1間の通信シーケンスを示した図である。本図が図2と異なるのは、ATAコマンドA[i]による転送数が予定数uに達するまでに、A[i+1]がホスト装置2からドライブ装置4に送信されて、ATAコマンド[i+1]の解析が行われている点である。ドライブ装置4からSDカード1への転送が予定数uに達するまでに、ATAコマンド[i+1]の解析が行われ、ATA[i]、ATA[i+1]の書込先の連続性が判定されるため、予定数はsからs+tまで延長されることになる。SDカード1にStop命令が発行されるのは、予定数がs+tに達してからになるので、ホスト装置2がレスポンスを受け取るのは、2つのATAコマンドにつき一回になる。

【0029】

図8の一例では、ATAコマンドと、次のATAコマンドとを1つのプロセスで実行しているが、これは作図の便宜を優先させた結果に過ぎない。アドレスの連続性が存在するなら、次のATAコマンド、ATAコマンド、ATAコマンドを1つのプロセスで実行してもよい。

以上のように本実施形態によれば、複数ATAコマンドによるメモリカードへの書き込みを一回のプロセスで実行するため、オーバーヘッドの発生は複数ATAコマンドにつき一回になる。転送レートの算出式で考えれば、分母は一回のオーバーヘッドが加味された時間長になるのに対し、分子は複数ATAコマンドで書き込み得る総データサイズになる。分母の時間長が大きくならないため、転送レートの向上が図れる。

【0030】

以上SDカードが一枚であるとして説明を行ったが、SDカードが4枚である場合は、コマンド解析部11がATAコマンドを解読する度に、4つのカード制御部8a, b, c, dがパラレルに上述した書込動作を行えよい。かかるパラレル書き込みにより、転送レートを一層向上させることができる。これにより本発明に係るドライブ装置は、動画データの記録を好適に行うことができる。

【0031】

また、ホスト装置2に対するレスポンスが複数ATAコマンドに対し一回になるので、ホスト装置2—ドライブ装置4間の転送の非同期化が可能になる。かかる非同期化により、ドライブ装置4をマスターとした転送と、ドライブ装置4をターゲットとした転送とを時分割に実行することができる。

尚第1実施形態では、連番が次のATAコマンドとの連続性判定を行ったが、ドライブ装置4に複数のATAコマンドを書込先の順に並べ替える並替部をドライブ装置に具備させてもよい。かかる並替部による並べ替え後の順序に従い、コマンド解析部11はコマンド解析を行ってもよい。

【0032】

(第2実施形態)

第1実施形態では、書込先に連続性がある場合、複数コマンドで行うべき処理を1つのプロセスで実行していた。しかし一回のプロセスで書き込めるサイズが長ければよいという訳ではない。SDカード1には消去可能ブロックという単位があり、データ書き込みにあたっては、この消去可能ブロックを一旦白紙の状態に戻した上でデータを書き込まねばならないからである。複数コマンドによる書き込みを1つのプロセスで行った際、書き込むべきセクタ数が消去可能ブロックの非整数倍で有れば、巻き込み退避と呼ばれる非効率的な書き込みが生じてしまう。

【0033】

図9は、巻き込み退避の一態様を示す図である。本図において消去可能ブロックは、p個の記録ブロックから構成されているものとする。そして不揮発メモリにおける2つの消去可能ブロックに書き込まれた2つのデータA、Bのうち、一方の消去可能ブロックに記録されているデータBのみを書き換えるケースを想定している。この場合、不揮発メモリから2つの白紙状態の消去可能ブロックを探索し、そのような消去可能ブロックが存在すれば、新しいデータBを、2つの消去可能ブロックのうち一方に書き込む(同図(b)参照)。次に上段に書き込み済みのAのデータを下段の消去ブロックにコピーさせる(同図(c)参照)。最後に上段の消去ブロックを消去する(同図(d)参照)。

【0034】

巻き込み退避が発生した場合は、書き込み回数が2回になるので書き込みレートは低下する。更に、データが記録されている物理位置が更新されていくので、巻き込み退避が発生する毎に、論理アドレスと物理アドレスの更新が必要になる。

書き込みセクタ数の非整数倍化をさけるため、ホスト装置2がATAコマンドに付与するのが禁止フラグである。ホスト装置2は連続アドレスに書き込むべきデータの発行にあたって、SDカード1に書き込むべきセクタ数が消去可能ブロックのサイズに達すれば、直後のATAコマンドに禁止フラグを付加してドライブ装置4に送信する。ATAコマンドを1つのコマンドで実行するよう書き込み制御を行い、禁止フラグ付きのATAコマンドがあれば、現在の転送セクタ数が実行中のデータ転送の予定数に達した時点でStop命令をSDカード1に送信させる。これにより、SDカード1に転送されたセクタ数が消去可能ブロックの整数倍になった時点で、プロセスは一旦終結することになり、半端なデータ書き込みは発生しなくなる。

【0035】

図10は、第2実施形態のコマンド解析部11による処理を現した図である。本図におけるm個のATAコマンド(A[1], A[2]...A[m])は、その総書き込みセクタ数が消去可能ブロックに等しいものとする。ATAコマンドA[m]の後に送信されるA[m+1]には、禁止フラグを含むTagが付加されている。A[m]に対応するデータの転送中にコマンド解析部11によるA[m+1]の解析が行われるが、A[m+1]には禁止フラグを含むTagが付加されているため、そのコマンドとの連続性を判定しない。現在の転送による転送済みコマンドが予定数uになった時点(point1)でSDカード1にStop命令を発行し、A[m]のATAコマンドによる書き込みが終了した時点でプロセスを終結させる。これにより消去可能ブロックのサイズの整数倍のデータを書き込んだ時点で、SDカード1への書き込みは終了することになる。

【0036】

以上のように本実施形態によれば、消去可能ブロックのサイズの整数倍にならない端数の書き込みを避けるので、巻き込み退避の発生を避けることができ、転送レートを向上させることができる。

(第3実施形態)

第1実施形態では、先のコマンドでの転送が完了するまでに、次のコマンドが送信された場合に、これらコマンドによる書き込みを1つのプロセスで統合することができた。しかし先のコマンドによる転送が完了するまでに、次のコマンドを受信することができなかった場合、1つのプロセスへの統合は不可能になる。このようなケースに対処すべく、本実施形態に係るホスト装置2は、ATAコマンドに待機フラグを付して送信する。コマンド

解析部 11 は待機フラグが付された ATA コマンドを解析した場合、たとえ予定数のデータを SD カード 1 に転送していたとしても、Stop 命令を SD カード 1 に発行させない。そのため、書き込むべきデータが転送されなくてもプロセスは終結することはない。SD カード 1 に書き込むべきデータがない状態のままコマンド解析部 11 は、次のコマンドがホスト装置 2 から送信されるのを待ち、送信されれば第 1 実施形態同様、コマンド解析を行い、連続性があればそのコマンドによる書き込みをそのプロセスに統合して行う。

【0037】

図 11 は、第 3 実施形態におけるコマンド解析部 11 の処理内容を示す図である。本図において ATA コマンド A[m-1] には、待機フラグを含む Tag が付加されている (appdl)。そのため後続の ATA コマンド A[m] が遅れたとしても、現在のプロセスを終結させない。書き込むべきデータがないまま、ATA コマンド A[m] を待ち (図中の wait1)、ATA コマンド A[m] が受信されれば (rcv1)、ATA コマンド A[m] に対する解析を行う。

【0038】

以上のように本実施形態によれば、ホスト装置 2 とドライブ装置 4 とがネットワークを通じて接続されており、ネットワークにて ATA コマンドの到達が遅延した場合でも、端数の書き込みが生じない。これにより転送レートを低下させることはない。

(第 4 実施形態)

第 2 実施形態では、ある ATA コマンドに禁止フラグが付されている場合、コマンド解析部 11 がカード制御部 8 に Stop 命令を発行させて現在の書き込みプロセスを終結させていた。しかし、禁止フラグが付された ATA コマンドの到来が遅れると、プロセスを終結させることができず、転送性能の低下を招く。そこで第 4 実施形態は、1つのプロセスの最後の書き込みを行うべき ATA コマンドに禁止フラグを付加しておく。図 12 は、第 4 実施形態に係る禁止フラグ付加の一例を示す図である。本図に示すように、1つのプロセスの最後の書き込みを行うべき ATA コマンド [m] に禁止フラグが付加されていることがわかる。この図 12 では、ATA コマンド [m] による書き込みが済んだ時点でコマンド解析部 11 は、Stop 命令を発行している。これにより、後続する ATA コマンドの到来がたとえ遅れたとしても、1つのプロセスによる書き込みを早期に終結させることができる。

【0039】

以上のように本実施形態によれば、1つのプロセスの最後の書き込みを行うべき ATA コマンドに禁止フラグを付加するので、たとえ ATA コマンドの到達が遅延したとしても、転送性能の劣化を招くことはない。

(備考)

上記実施形態に基づいて説明してきたが、現状において最善の効果が期待できるシステム例として提示したに過ぎない。本発明はその要旨を逸脱しない範囲で変更実施することができる。代表的な変更実施の形態として、以下 (A) (B) (C) . . . のものがある。

【0040】

(A) 全ての実施形態では、記録の対象を SD メモリカードとしたが、本発明のドライブ装置の特徴は、書き込みにオーバーヘッドが発生するという不揮発メモリの物理的性質に依存するものあり、この物理的性質をもったものなら、どのような記録媒体であってもよい。例えばコンパクトフラッシュ (登録商標) カード、スマートメディア、メモリスティック、マルチメディアカード、PCMCIA カード等であってもよい。

【0041】

(B) 図 7 に示したプログラムによる情報処理は、ハードウェア資源を用いて具体的に実現されていることから、上記フローチャートに処理手順を示したプログラムは、単体で発明として成立する。全ての実施形態は、ドライブ装置に組み込まれた態様で、本発明に係るプログラムの実施行為についての実施形態を示したが、ドライブ装置から分離して、各実施形態に示したプログラム単体を実施してもよい。プログラム単体の実施行為には、これらのプログラムを生産する行為 (1) や、有償・無償によりプログラムを譲渡する行為 (2)、貸与する行為 (3)、輸入する行為 (4)、双方向の電子通信回線を介して公衆に提供する行為 (5)、店頭展示、カタログ勧誘、パンフレット配布により、プログラムの譲渡や貸渡を

、一般ユーザに申し出る行為(6)がある。

【0042】

(C)図7のフローチャートにおいて時系列に実行される各ステップの「時」の要素を、発明を特定するための必須の事項と考える。そうすると、これらのフローチャートによる処理手順は、記録方法の使用形態を開示していることがわかる。各ステップの処理を、時系列に行うことで、本発明の本来の目的を達成し、作用及び効果を奏するよう、これらのフローチャートの処理を行うのであれば、本発明に係る記録方法の実施行為に該当することはいふまでもない。

【産業上の利用可能性】

【0043】

本発明に係るドライブ装置は、メモリカードへの書込時における転送レートを高めることができるため、動画データの記録という用途にメモリカードを用いる場合に最適である。動画データの記録という用途に適していることから、本発明に係るドライブ装置は、映像機器の製造に関連する映像機器産業にて利用される可能性が高い。

【図面の簡単な説明】

【0044】

【図1】本発明に係るドライブ装置の、使用行為についての形態を示す図である。

【図2】ホスト装置2、ドライブ装置4、SDカード1間の通信シーケンスを示す図である。

【図3】ドライブ装置4の内部構成を示す図である。

【図4】ドライブ装置4の単純化された内部構成を示す図である。

【図5】ホスト装置2から複数のコマンドが発行された場合、コマンド解析部11による処理がどのように行われるかを示すタイミングチャートである。

【図6】連続性が存在する場合のタイミングチャートである。

【図7】コマンド解析部11の処理手順を示すフローチャートである。

【図8】図2と同様の表記で、ホスト装置2—ドライブ装置4—SDカード1間の通信シーケンスを示した図である。

【図9】巻き込み退避の一態様を示す図である。

【図10】第2実施形態のコマンド解析部11による処理を現した図である。

【図11】第3実施形態におけるコマンド解析部11の処理内容を示す図である。

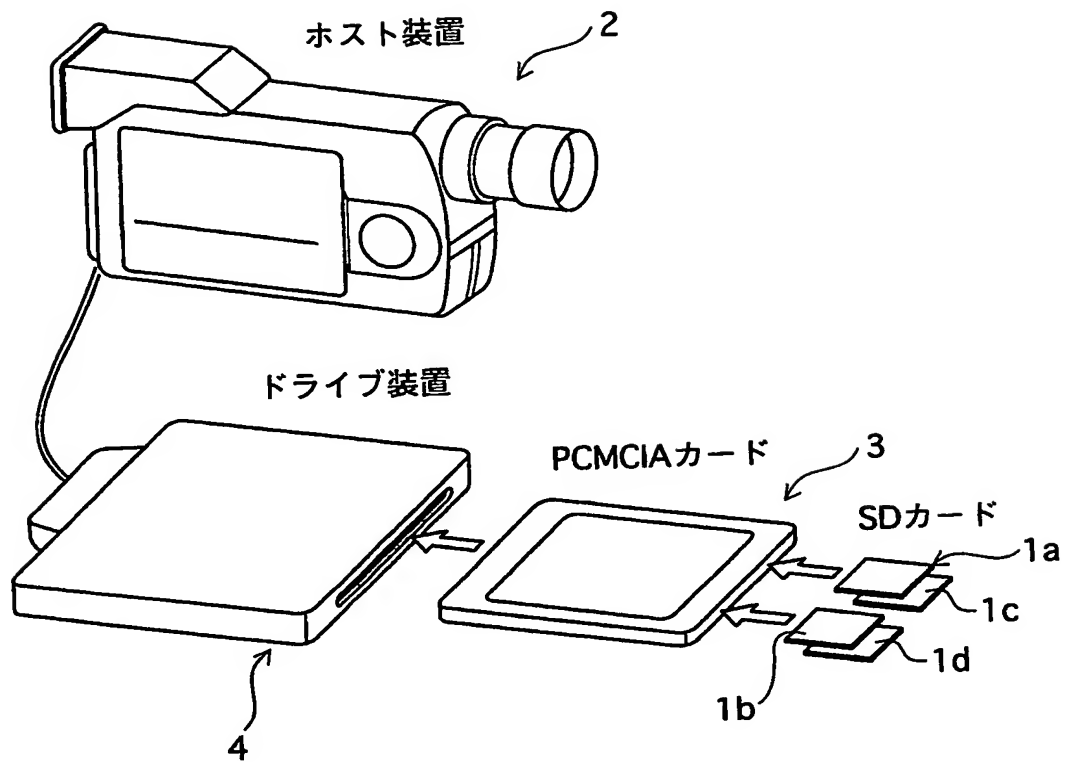
【図12】第4実施形態に係る禁止フラグ付加の一例を示す図である。

【符号の説明】

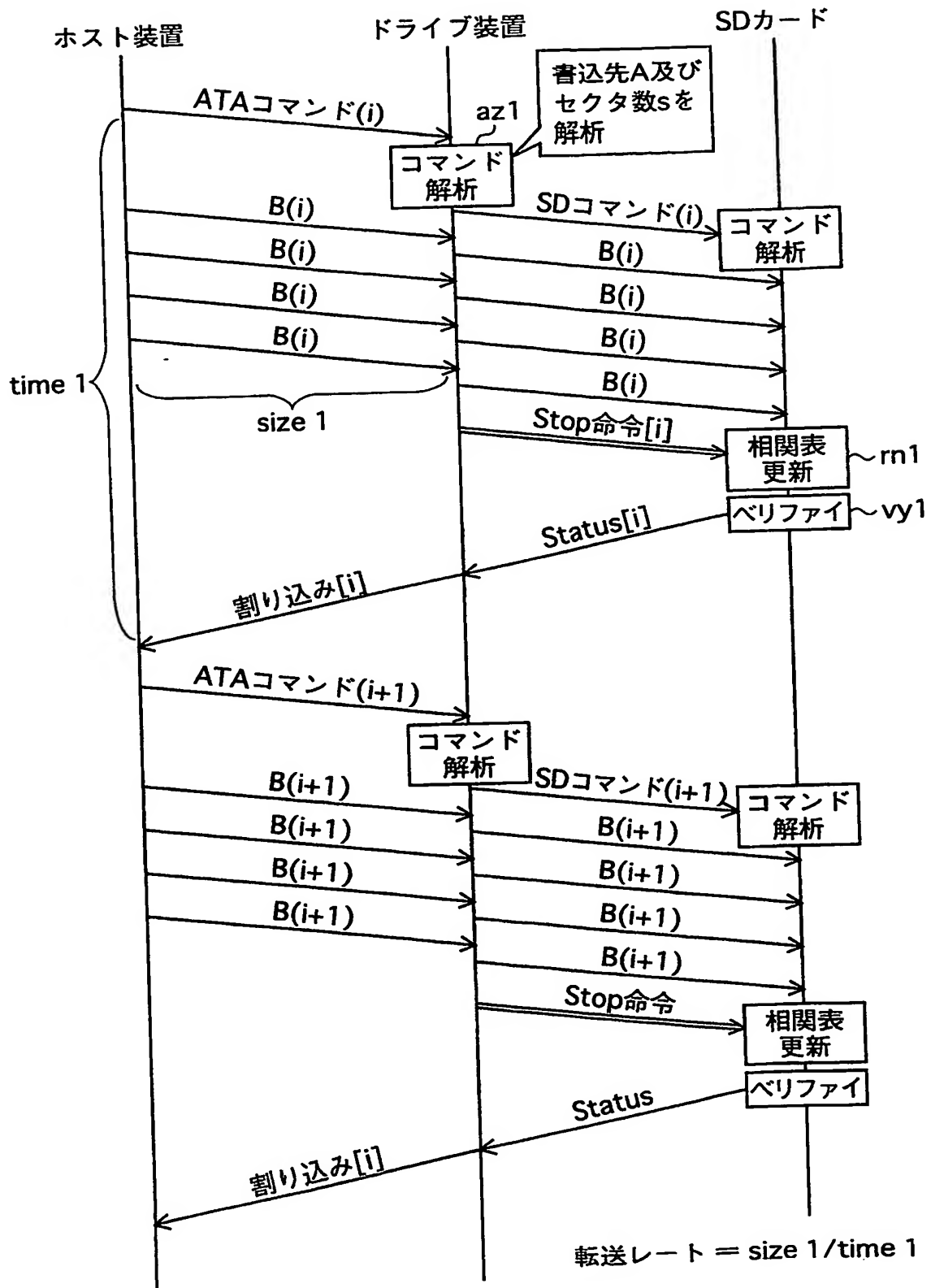
【0045】

- | | |
|----|------------------|
| 1 | SDカードa, b, c |
| 2 | ホスト装置 |
| 3 | PCMCIAカードa, b, c |
| 4 | ドライブ装置 |
| 5 | PCIターゲット部 |
| 7 | PCIマスタ部 |
| 8 | カード制御部a, b, c |
| 9 | コマンドメモリ |
| 10 | データメモリ |
| 11 | コマンド解析部 |

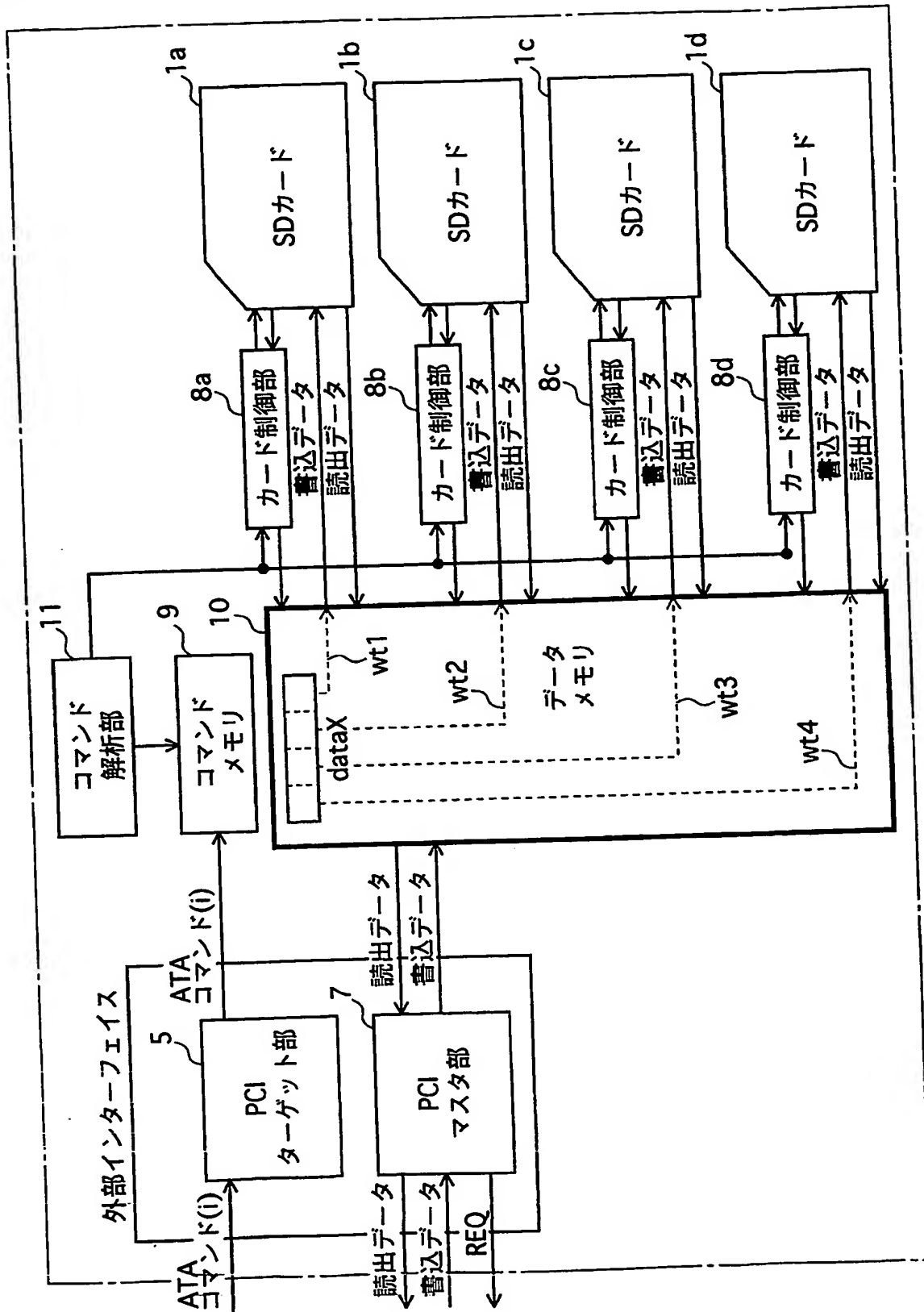
【書類名】図面
【図 1】



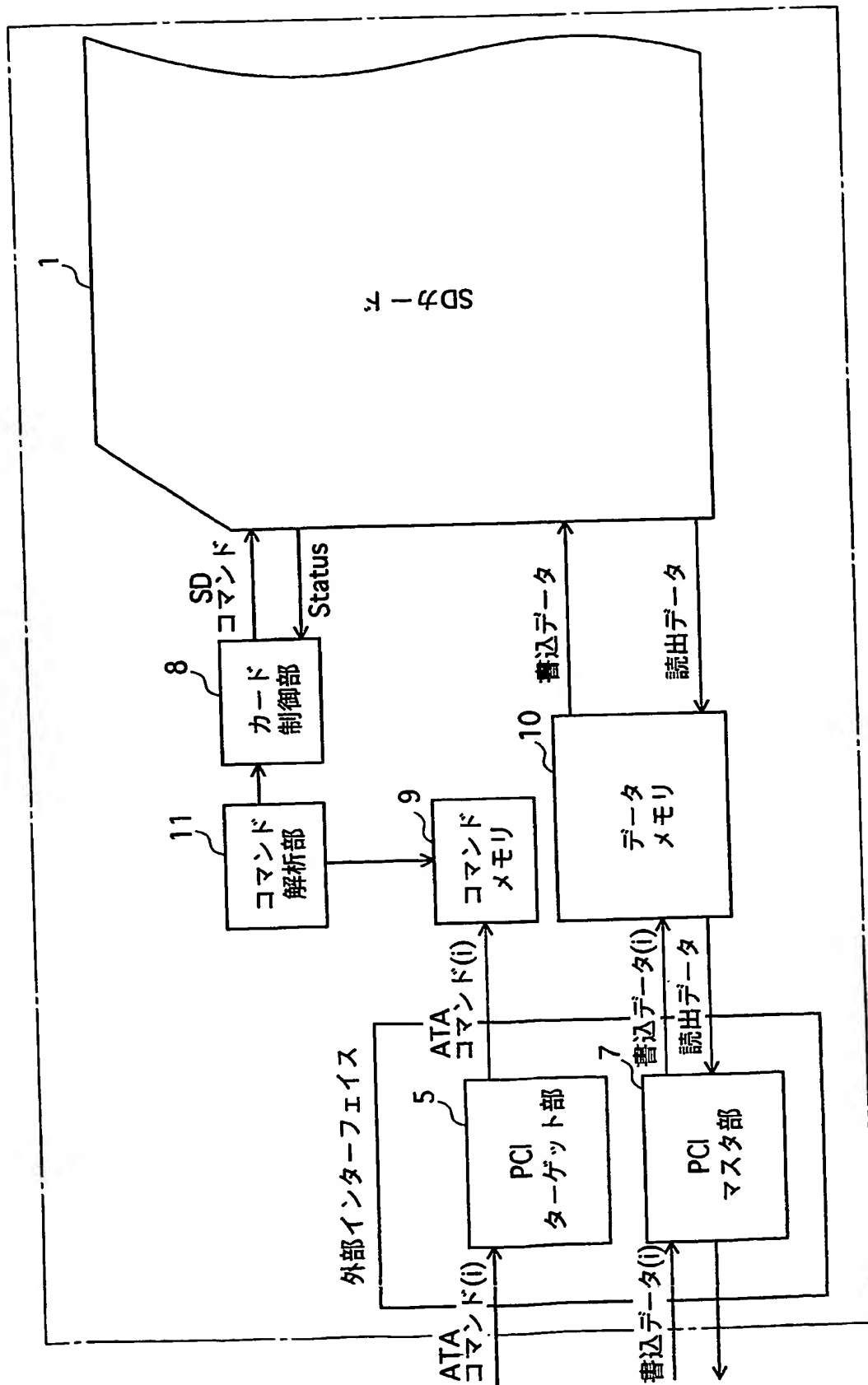
【図 2】



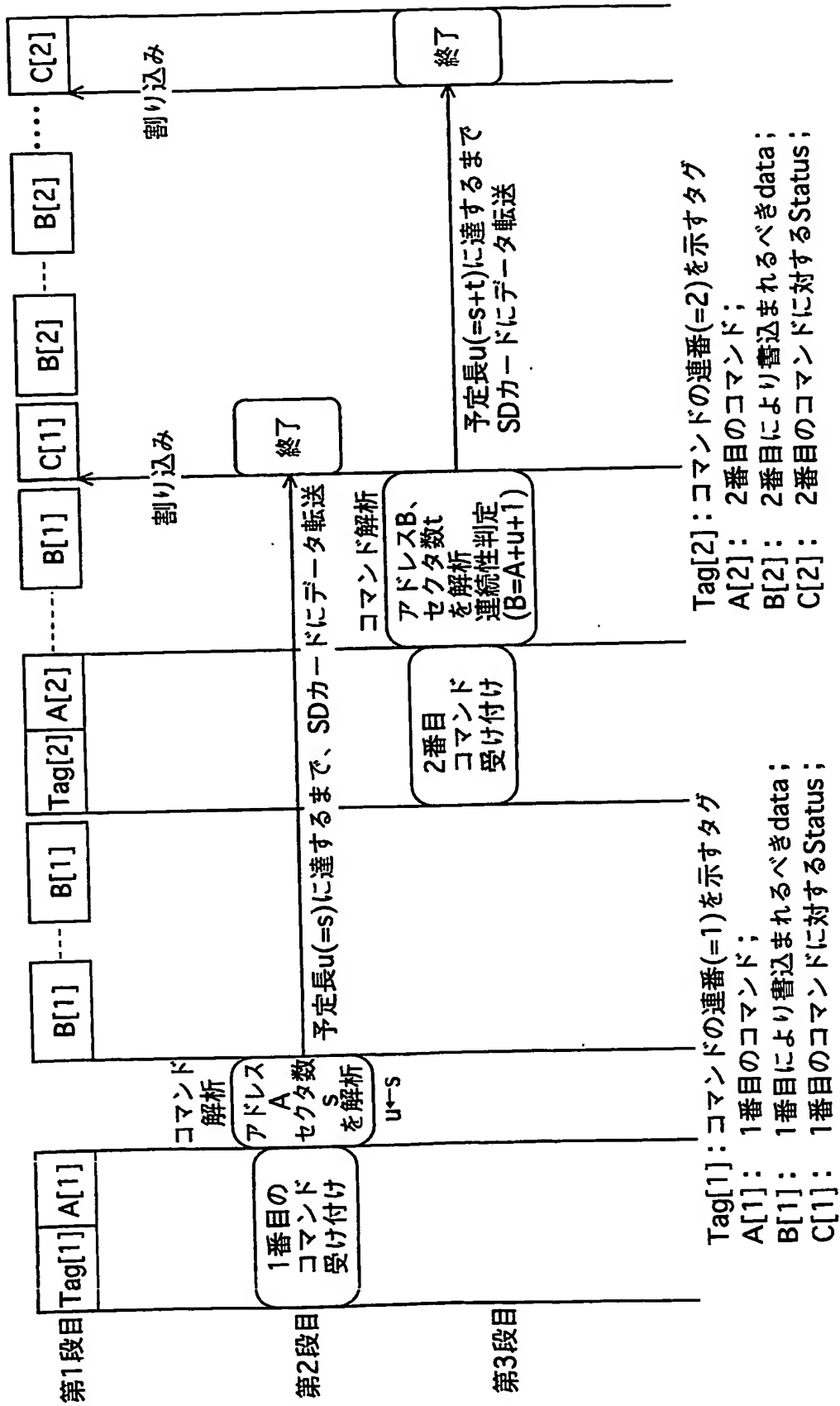
【図 3】



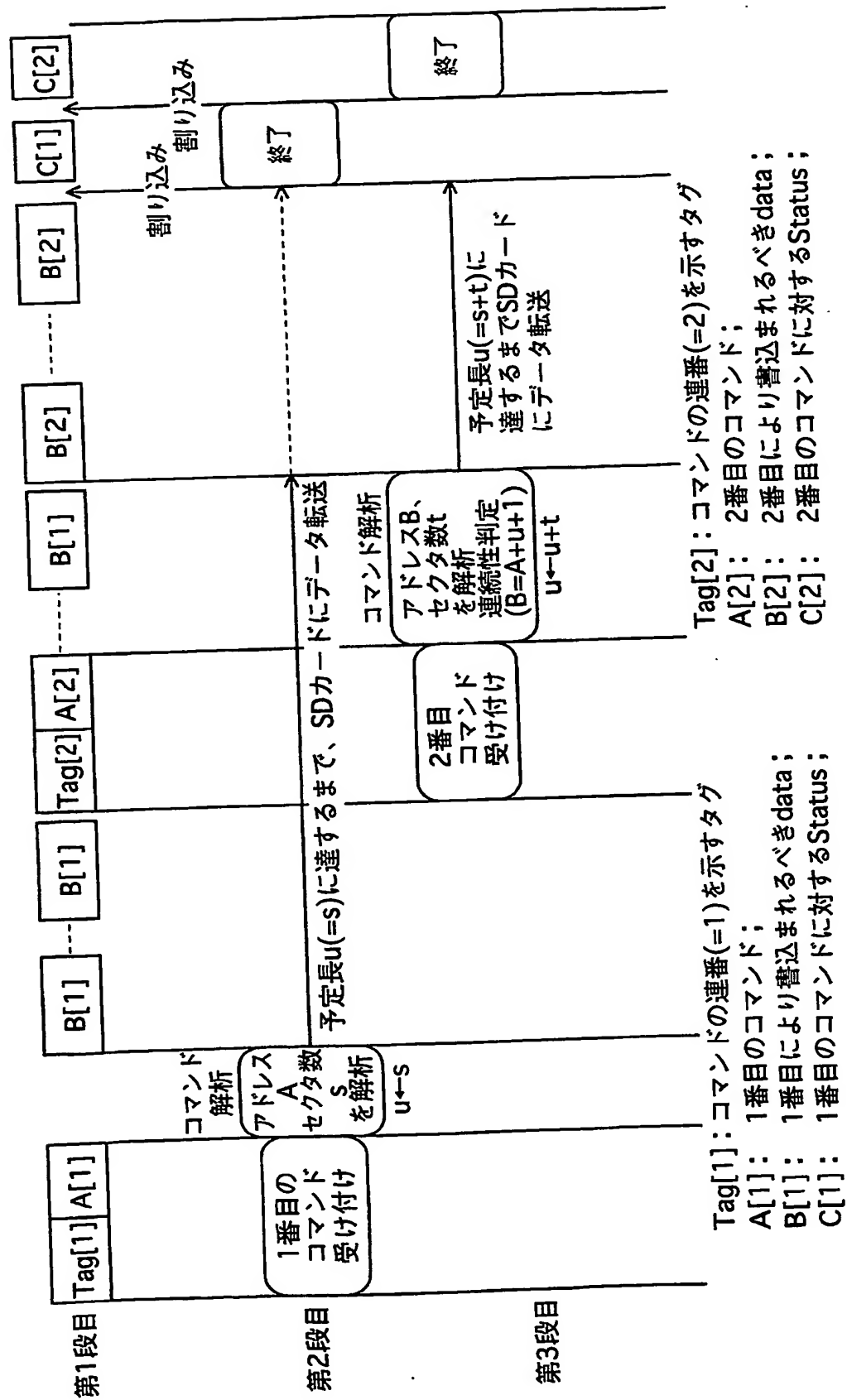
【図4】



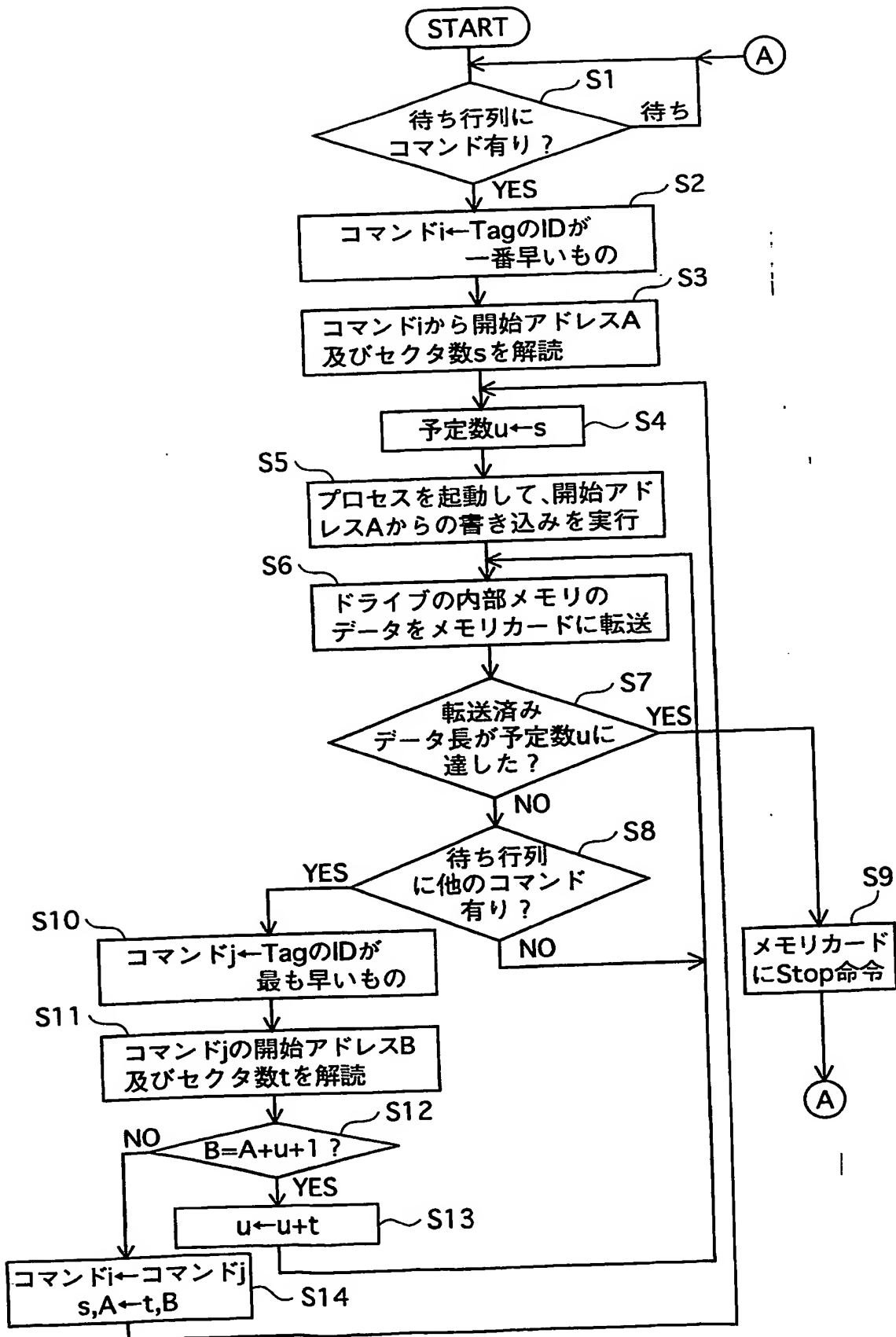
【図5】



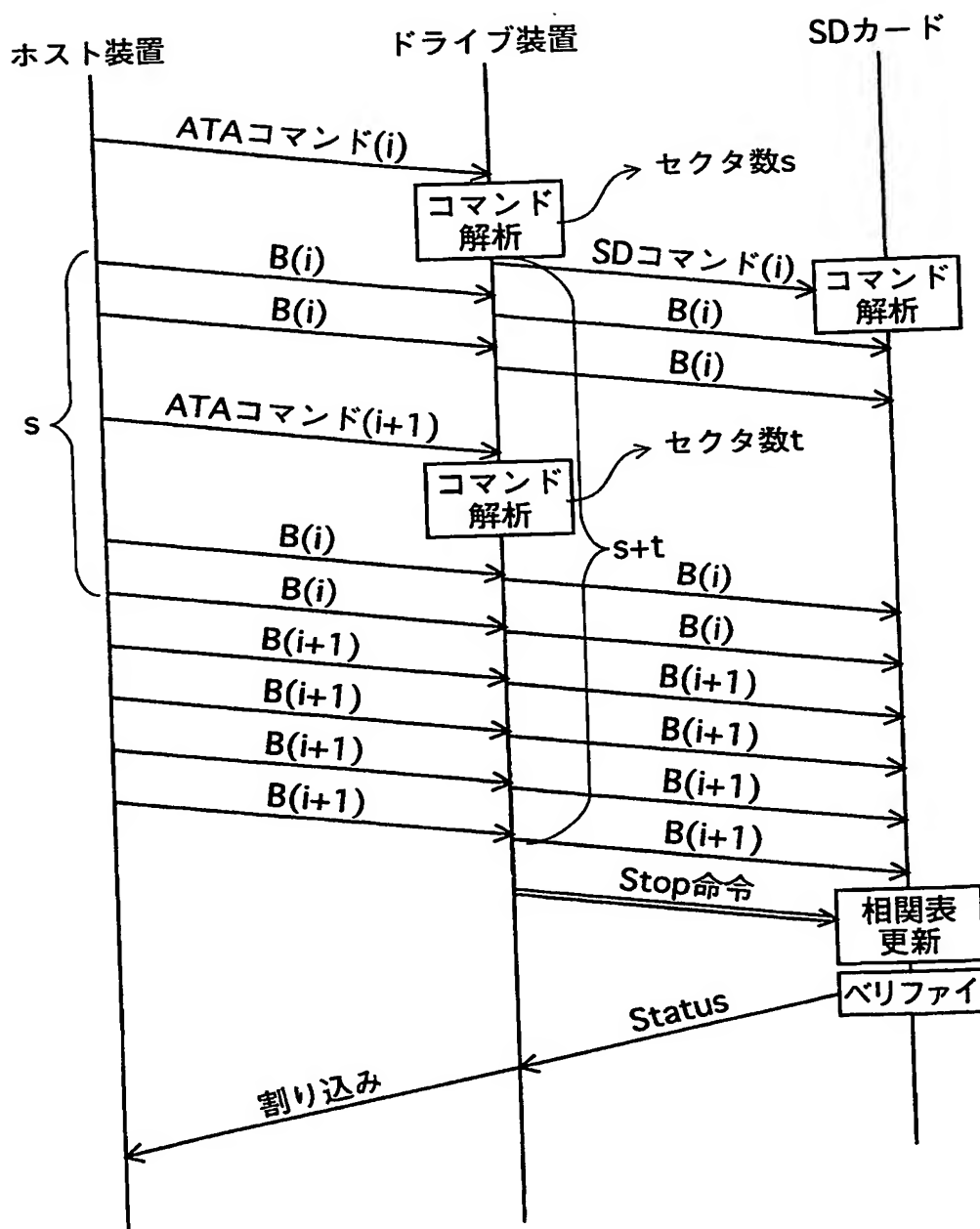
【図 6】



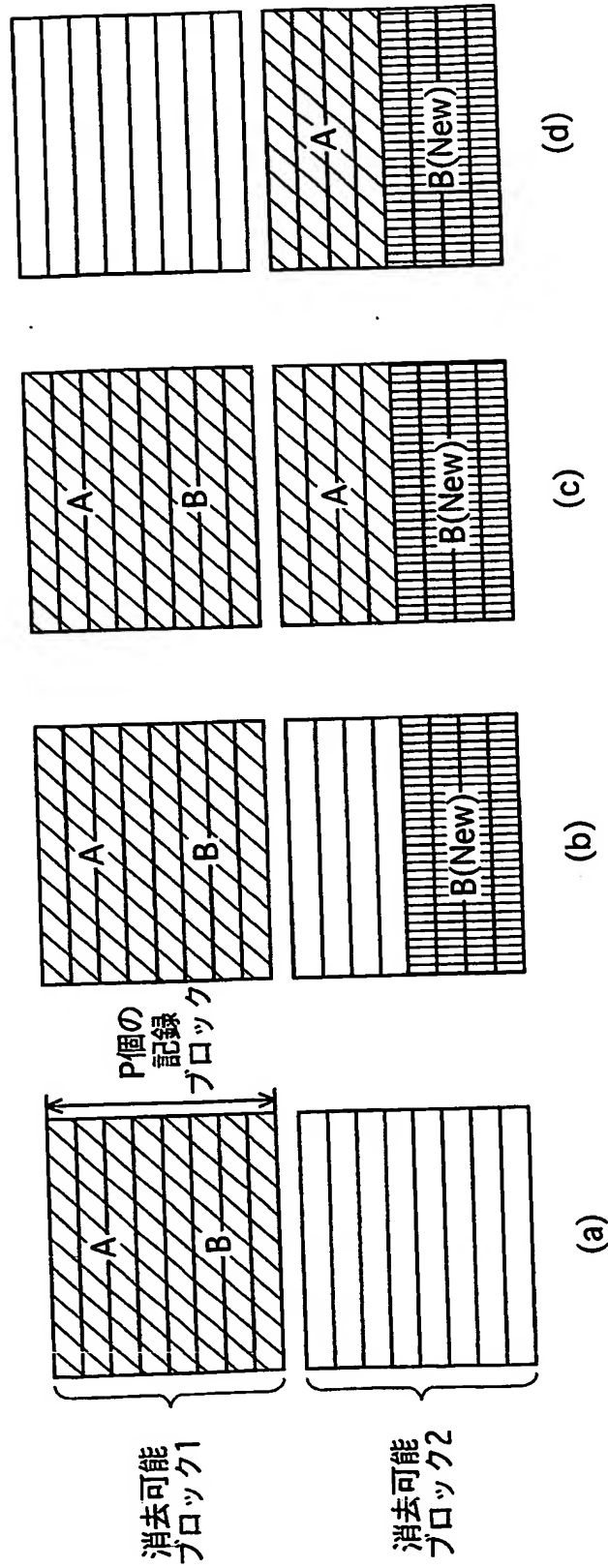
【図7】



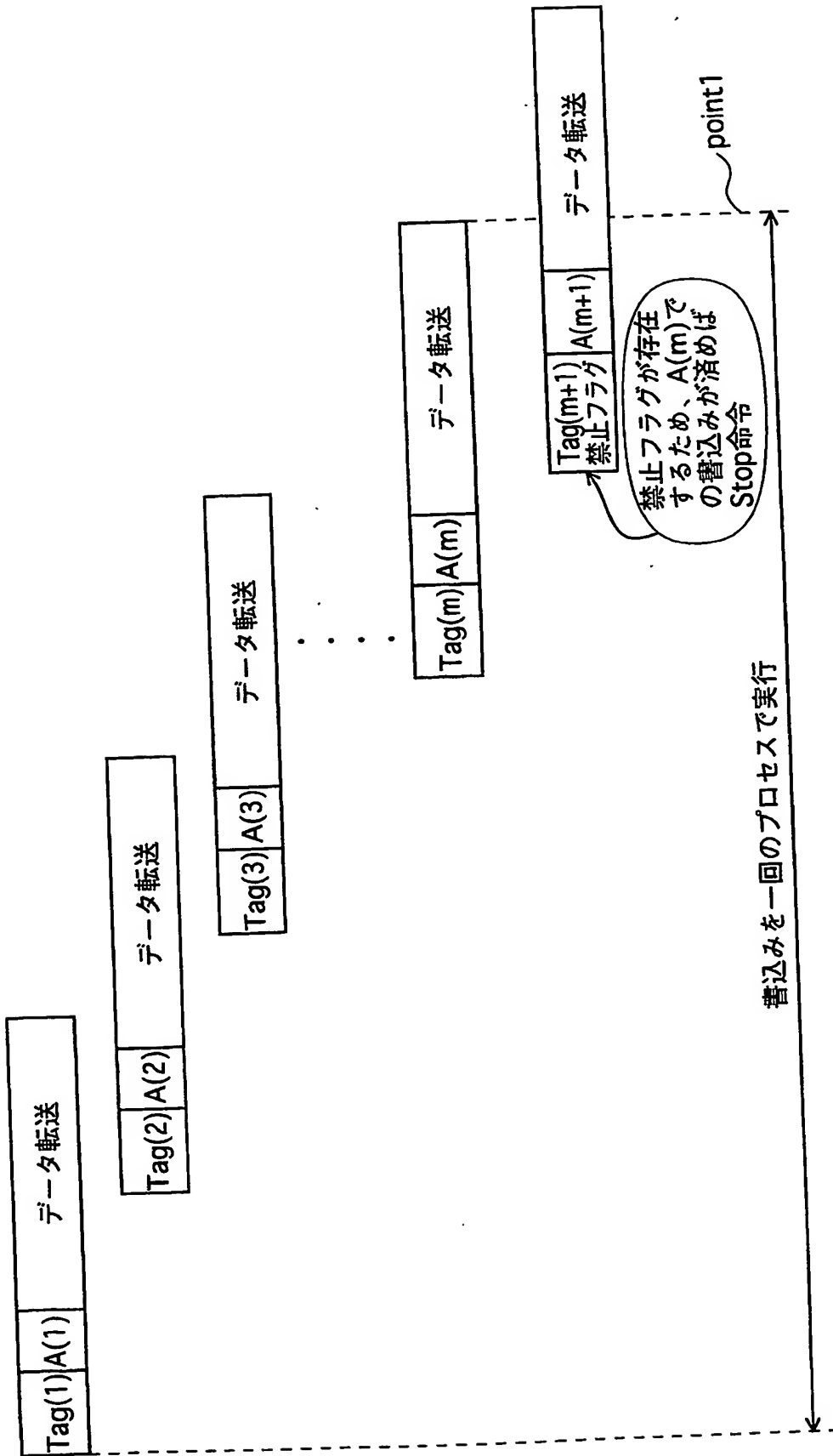
【図 8】



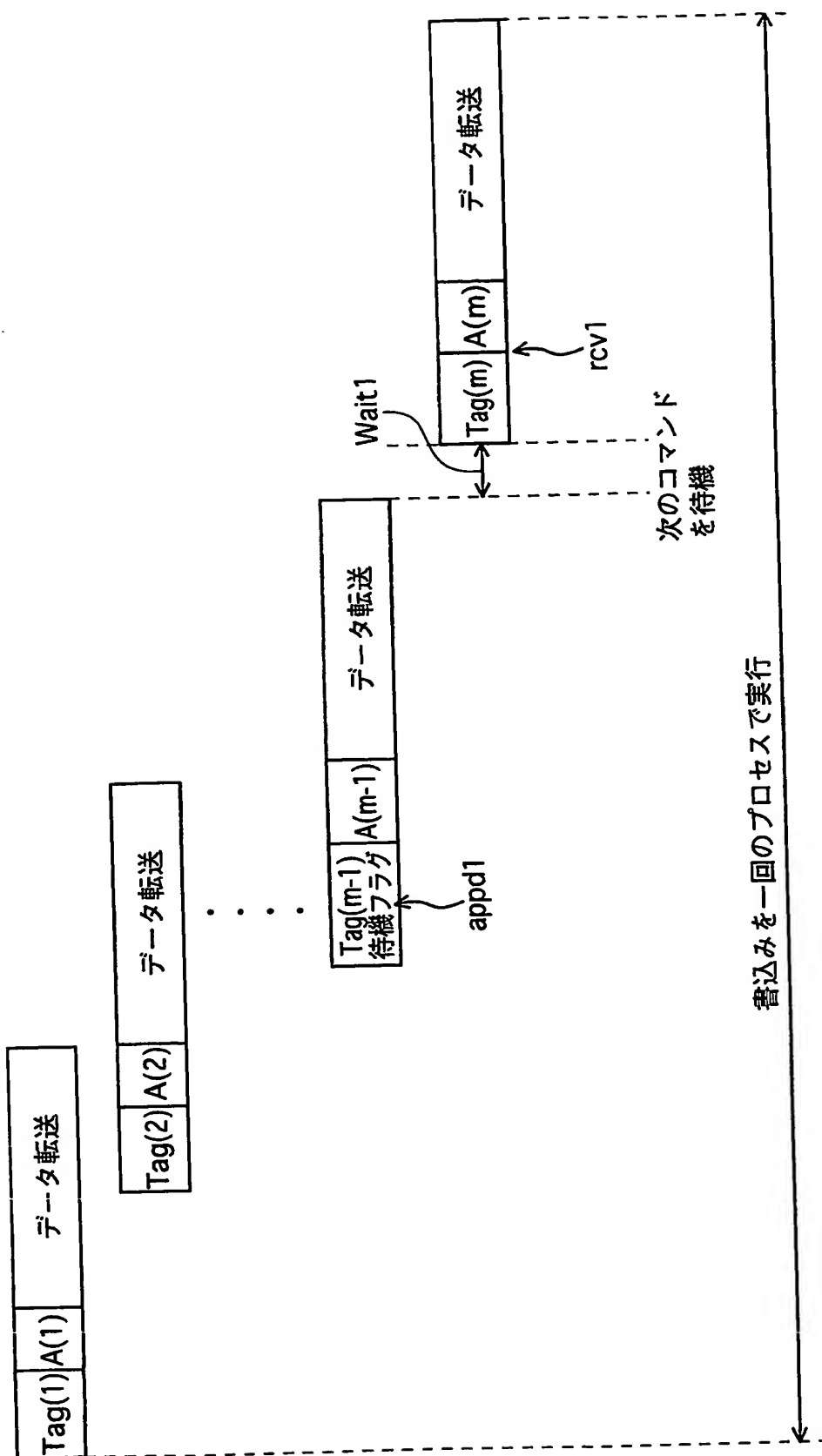
【図 9】



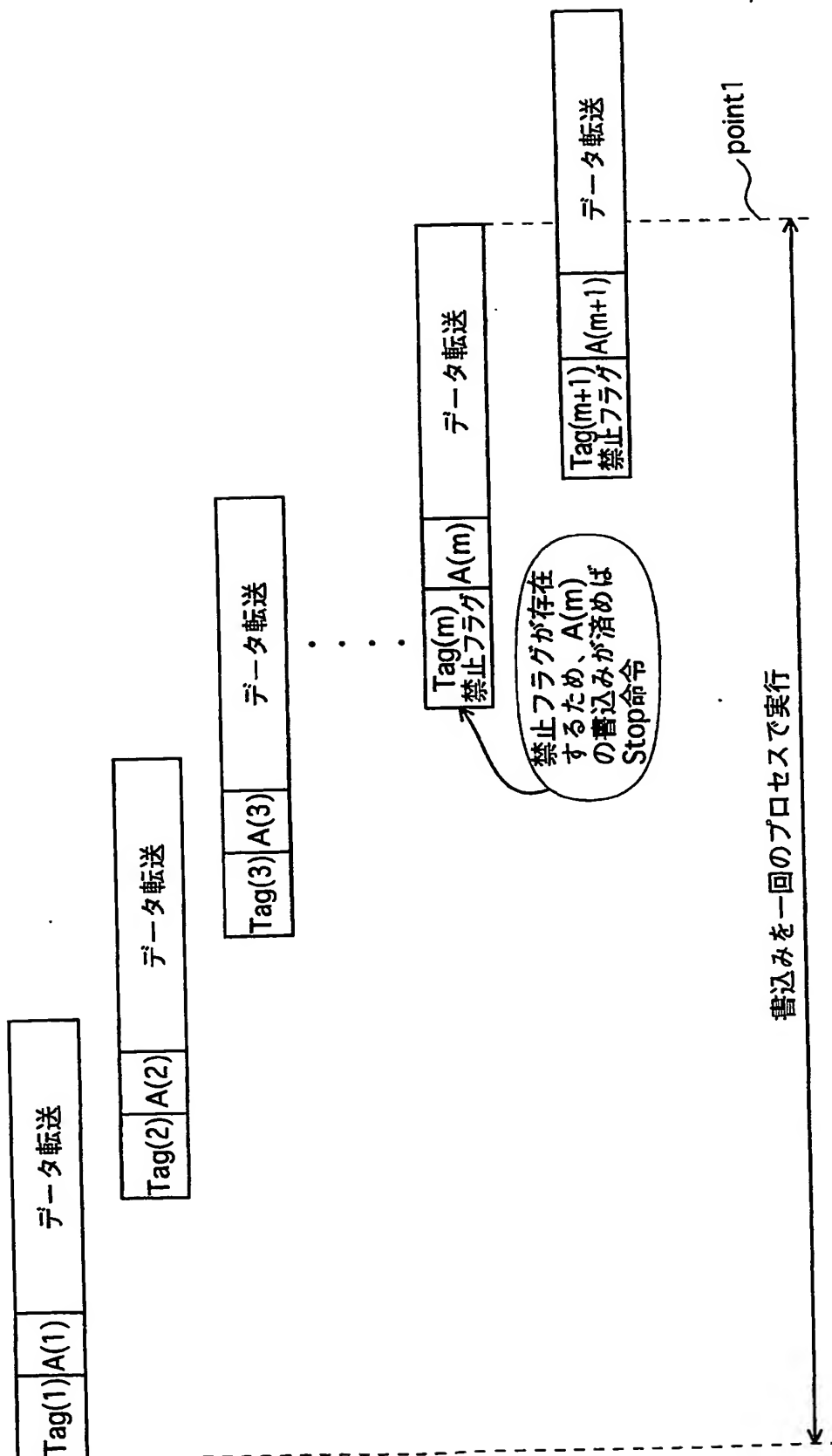
【図 10】



【図 11】



【図 12】



【書類名】 要約書**【要約】**

【課題】 ホスト装置からの書き込み指示が、データ長の短い書込コマンドで行われる場合でも、転送レートの低下を防ぐことができるドライブ装置を提供する。

【解決手段】 コマンド解析部 11 は、ホスト装置 2 から発せられた複数の ATA コマンドのうち、あるコマンドの書込終了アドレスが、次の ATA コマンドの書込開始アドレスと連続している場合、それらのコマンドによる SD カード 1 に対するデータ書き込みを一回のプロセスで実行させる。これにより、SD カードの書き込み時におけるオーバーヘッドが一回になり、転送レートを向上させることができる。

【選択図】 図 7

特願 2 0 0 3 - 3 6 9 5 5 4

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 5 8 2 1]

1. 変更年月日
[変更理由]

住 所
氏 名

1 9 9 0 年 8 月 2 8 日

新規登録

大阪府門真市大字門真 1 0 0 6 番地

松下電器産業株式会社